

高速信号波形読み出しによる高時間分解能飛行時間測定回路の開発

稲葉 基

筑波技術大学 産業技術学部 産業情報学科

キーワード：高エネルギー物理学実験，飛行時間測定器，信号読み出し電子回路，時間分解能

本研究では、「平成 28 年度の学長のリーダーシップによる筑波技術大学教育研究等高度化推進事業の競争的教育研究プロジェクト事業②産業技術に関する研究」として、高エネルギー物理学実験用飛行時間測定器（TOF：Time-of-Flight detector）の信号読み出し電子回路の試作をおこなった。

TOF は、ビームの衝突で生成された粒子がビームの衝突点から TOF の設置点まで飛ぶ時間を精密に測定することによってその粒子の同定等をおこなう検出器であり、シンチレータと高速応答光電子増倍管を用いたタイプ [1] やガスを充填させた絶縁平行平板タイプ [2] 等がある。ビームの衝突時刻を正確に知ることができない場合は、ビームの衝突点から異なる距離に複数の検出器を設置して飛行時間を調べる。

TOF 用信号読み出し電子回路は、2つの入力信号の時間差を精密に調べることに特化するが、2つの入力信号をそれぞれ波高弁別してパルス信号に変換し、定電流回路でコンデンサを充電して2つのパルス信号の時間差を電位差に変換する方式 [3] と、入力信号をそのまま高速サンプリングしてデータ化し、そのデータから信号波形を再構築して、2つの信号がそれぞれしきい値を越えるタイミングの差を算出する方式に大別される。波高によって信号がしきい値を超えるタイミングが揺らぐことを補正するために、波高情報もしくは電荷情報を同時に収集する。本研究では、高速サンプリング方式の電子回路を試作した。

高速サンプリング方式では、たくさんの信号チャンネルに対して毎秒 10^9 回を超えるサンプリングレートを必要とするが、それを実現可能な市販の ADC（アナログ-デジタル変換）IC は選択肢が少なく、とても高価である。そこで、スイスの PSI 研究所が開発した 9 信号チャンネルフルカスタムスイッチキャパシタアレイの DRS4 ASIC [4] を使用した。DRS4 は、毎秒 $7 \times 10^8 \sim 5 \times 10^9$ 回のサンプリングレートで、1 信号チャンネルあたり 1024 個のセルにアナログ入力信号を順番に書き込んでいき、その一部を 2 桁遅い速度で出力する

ことができるため、ADC に要求されるサンプリングレートを下げることができるだけでなく、必要な ADC の個数も減らすことが可能である。

本研究では、学内の多層プリント基板開発設備を活用して、前段増幅回路、DRS4 ASIC、ADC IC、FPGA（プログラマブル論理デバイス）、JTAG ポート、コンフィギュレーションデバイス、クロック信号処理回路、トリガー信号処理回路、USB インターフェイス、LVDS 規格のデジタル信号入出力ポート、温度管理回路、直流安定化電源回路等を搭載した電子回路の設計・試作をおこなった。FPGA のプログラムは、ハードウェア記述言語の 1 つである Verilog HDL を用いて作成した。そして、TOF 疑似信号発生回路等を組み込んだ専用のテストベンチを構築し、トリガー信号を印加すると、DRS4 ASIC が高速サンプリングしたアナログ信号の一部を順番に ADC IC に渡してデジタル化し、そのデータとトリガー信号情報をデータ収集用パソコンへ送る機能が設計通りに動いていることを確認した。また、データ収集用パソコン側では、受信データから信号波形を再構築して、2つの入力信号のタイミングの差をもとめることに成功した。

DRS4 ASIC を用いた TOF 用信号読み出し電子回路を試作・評価するという本研究の目標は達成したが、サンプリングレートを上げていくにつれて消費電力が大きく増加したため、今後はそれぞれの実験条件に合わせて消費電力を最小限に抑えられるように制御プログラムの最適化を進めるとともに、宇宙線テストベンチもしくはビームテストで実際に TOF の信号を読み出して、これらの実験データを学会等で報告する予定である。

参考文献

- [1] <http://www.phenix.bnl.gov/WWW/tof/>
- [2] <http://phenix.vanderbilt.edu/tofw/>
- [3] <http://www.phenix.bnl.gov/WWW/tof/index.html>
- [4] <https://www.psi.ch/drs/drs-ch>